

基于 System Generator 的测频算法快速实现

冉小刚, 冯全源

(西南交通大学 信息科学与技术学院, 四川 成都 610031)

摘 要: 超宽带接收机系统需要对工作频谱范围进行全景扫描来确定信号的载波频率, 而载波频率的估计算法有很多, 本文根据通信信号的特点选择了性能良好的频率居中法, 详细介绍了算法的模型搭建过程, 并利用 Xilinx 集成设计工具 System Generator 将其在 FPGA 上实现. 仿真及硬件测试结果表明, 在中等信噪比(10 dB)情况下, 测频结果误差较小. 该设计具有较好的实用性.

关键词: 超宽带接收机; 信号检测; 频率居中法; 集成设计工具; 现场可编程逻辑门阵列; 全景扫描

中图分类号: TN911.7

文献标识码: A

文章编号: 1000-7180(2013)07-0103-04

Fast Realization of Frequency Estimation Algorithm Based on System Generator

RAN Xiao-gang, FENG Quan-yuan

(School of Information Science and Technology, Southwest Jiaotong University, Chengdu 610031, China)

Abstract: The panorama scanning is been needed to UWB receiver system to determine the carrier frequency of signal, and there has a lot of carrier frequency estimation algorithms. In this paper, we chose frequency center method according to its good performance for communication signals. The process to build the algorithm model has been detailed, Frequency measurement and hardware construction by integrated design tool System Generator of Xilinx are also implemented. In the medium signal-to-noise ratio (10 dB) cases, the simulation and hardware test results shown a good accuracy. The design has a Good practicality.

Key words: UWB receiver; signal detection; frequency center method; integrated design tool; FPGA; panorama scanning

1 引言

在无线通信环境中, 通信信号载波频率的估计具有很重要的地位. 无论是在军事领域还是民用领域, 它都具有很高的实用价值. 在通信侦察领域^[1], 侦察系统要在给定的频段内, 搜索、截获敌方无线电通信信号, 然后再进行信号的分析、识别等后续处理, 信号载波的估计是通信侦察或干扰的前提. 在民用方面, 随着软件无线电的发展, 需要对越来越有限的无线频谱进行有效的监测管理, 利用全景扫描等技术实现软件无线电到认知无线电的过渡.

传统的数字信号处理过程中, 需要先对一种算法利用 Matlab 仿真软件进行建模仿真, 得到理想的结果后, 再将 Matlab 里的模型用硬件描述语言 (VHDL 或 verilog HDL) 描述后进行硬件仿真, 这个过程往往是复杂且繁琐的. 如果能充分利用 Xilinx 公司提供的 DSP 设计开发工具 System Generator (SG) 来设计并实现一个算法或系统的话, 将会起到事半功倍的效果^[2]. 本文充分利用 System Generator 的可视化设计, 在 FPGA 上实现了一种载波频率的估计算法.

收稿日期: 2012-10-02; **修回日期:** 2012-11-01

基金项目: 国家自然科学基金重大项目; (60990320, 60990323, 61271090); 国家“八六三”计划项目 (2012AA012305); 四川省科技支撑计划项目 (2012GZ0101); 成都市科技计划项目 (12DXYB347JH-002)

2 数字测频算法

频率搜索通常是利用超外差接收机来完成,按照频率搜索的带宽,可以将搜索接收机分为宽带搜索和窄带搜索.不管是宽带数字接收机还是数字信道化接收机,其输出后还需测频处理,才能得到信号的精确的频率,这就是测频算法需要完成的任务^[3].

在通信信号中,大多数都是对称谱的信号,如 AM/DSB、FM、FSK、ASK、PSK 信号等.而针对对称谱的信号,频率居中法性能比其他算法更好,其具体原理参考文献^[4].

设信号的采样序列为 $x(n)$,对它进行 FFT 后得到其频谱序列:

$$X(k) = \text{FFT}\{x(n)\} \quad (1)$$

然后估计其相对中心频率:

$$f_p = \frac{\sum_{k=1}^{N_s/2} k |X(k)|^2}{\sum_{k=1}^{N_s/2} |X(k)|^2} \quad (2)$$

$$f_0 = f_s * \frac{f_p}{N_s} \quad (3)$$

其中, N_s 为 FFT 的点数, f_p 为相对频率,还需经过式(3)与采样率 f_s 对应关系的处理才能得到实际的中心频率值.

3 基于 SG 的实现过程

System Generator 提供了数字信号处理建模环境,简化并加速了 DSP 系统级硬件设计.它通过建立数字信号处理系统抽象算法,将抽象算法转化成可靠的硬件,成为数字信号处理高层系统设计与 Xilinx FPGA 实现的“桥梁”^[5].

频率居中法具体实现过程如图 1.按照流程图对算法的描述,可以在 System Generator 中完成算法系统的搭建(图 2).其中 Add-up 子模块为求累加的模块,具体结构如图 3.在设计中以 Gateway 模块为开始和结束定义了边界,可以将它们转变成 I/O 端口以便于嵌入其它更高级的系统.

设计时要注意^[6]:

(1)边界内部的模块必须是 xilinx 公司的相关模块或者通过 M-code 以及黑盒子模块;

(2)一些 xilinx Blocks 中没有的逻辑结构,可以通过调用 M-code 来使设计简单得多.

(3)浮点数的处理往往比较麻烦,在 MCode 模块中可以通过 $z = \text{xfix}(\{xl\text{Unsigned}, a, b\}, z)$ 语句

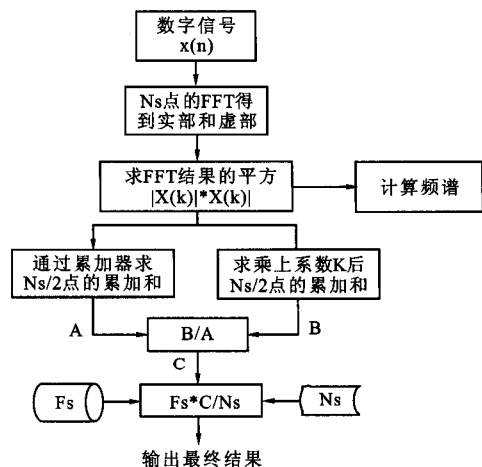


图 1 算法流程图

将输出 z 变成想要的定点形式.

(4)系统的采样时钟必须满足奈奎斯特定律.

在信号源端,通过 from work space 模块输入载波频率为 20 kHz、带宽为 1 kHz、高斯信噪比为 10 dB 的 BPSK 信号,以模拟信道输出结果.经 50 kHz 的采样后送入 FFT 模块,输出经过 FIFO 缓存后依次经 MCode 模块、求累加子系统(Add_up)、除法模块、乘法模块.最终输出的结果就是载波频率的实时估计值.

其中主要模块介绍如下:

FFT:调用 Fast Fourier Transform 7.1 模块,内部采用流水线结构,FFT 点数为 512 点.输出 done 信号为一次采样数据处理后输出的一个高电平信号,此信号作为累加模块的计数器异步复位信号.

MCode 模块:求平方和模块,将 FFT 后实部和虚步分别平方后相加送入 Add_up 模块,或者输出到 CORDIC SQRT 模块进行开平方根后输出频谱.

Add_up 子系统:如图 3 所示,其输入分别为 FFT 实部及虚部的平方和(端口 1)与计数器模块的复位信号(端口 2).计数器的长度为 FFT 的点数,输出送入两个 MCode 模块作为累加的控制信号.

4 模型仿真与 FPGA 实现结果

为了验证模型的正确性,将信源数据用 M 文件仿真得到频谱图如图 4.用搭建的模型仿真得到的频谱如图 5.可以看出,模型得到的频谱和 M 文件仿真的结果基本一致.

为了验证本系统的可行性,现将模型下载到目标板上,进行硬件协同仿真,得到的结果和在 Simulink 中直接仿真得到的最终结果进行对比. Simu-

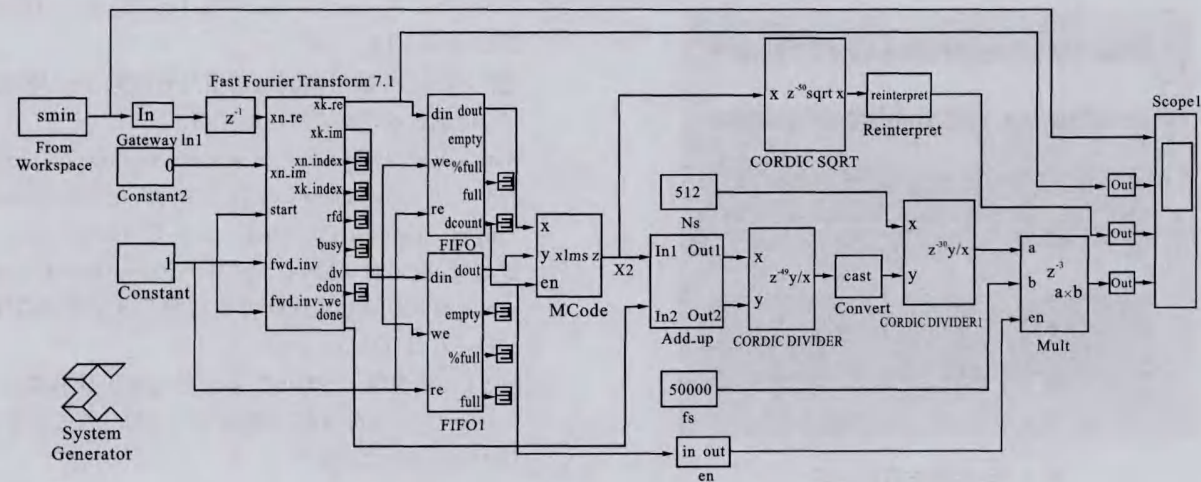


图 2 测频算法的 SG 实现

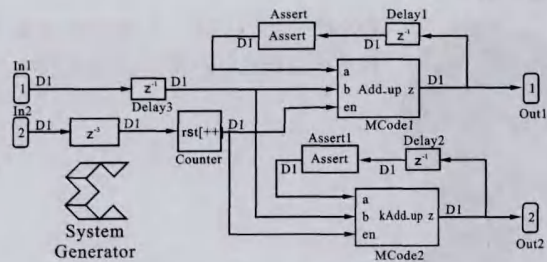


图 3 累加子系统 Add_up

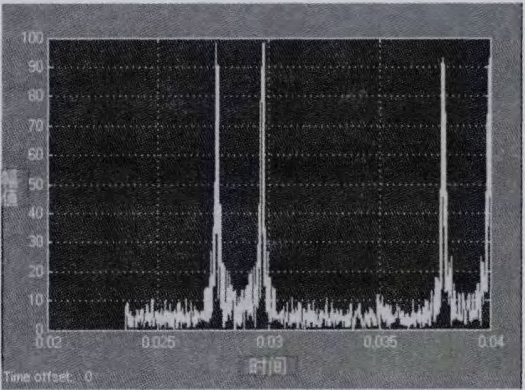


图 5 硬件协仿真得到的频谱

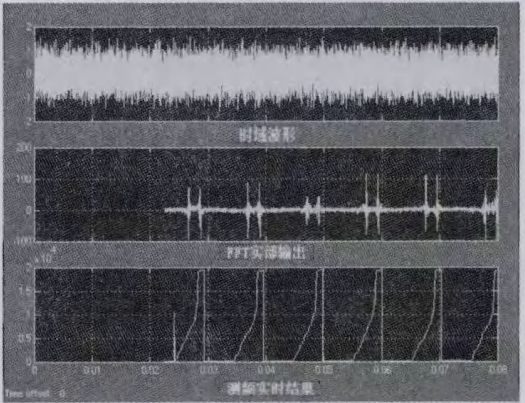


图 6 simulink 中软件仿真的结果

上电后,启动硬件协仿真,得到的结果如图 7 所示。

从实验结果来看,测频算法的 Simulink 仿真与硬件协仿真的波形基本一致,达到了设计要求,本次利用 System Generator 的设计具有可靠的精确度。

表 1 硬件资源利用情况

资源名称	Slices	FFs	BRAMS	LUTs	IOBs	DSP48s	TBUsFs
已用资源	4573	5931	4	6685	102	24	0

link 中仿真的波形图如图 6。显示的三路波形分别为输入信源的时域波形、FFT 实部输出、测频输出。其中测频输出地结果是实时的,即每进行一次 FFT 都会在三路波形的峰值处输出一个值。本设计输入信源为 20 kHz,测频结果符合设计要求。

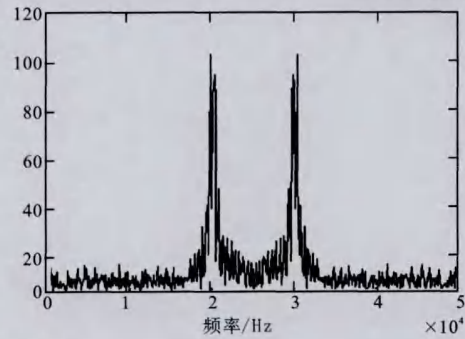


图 4 由 M 文件仿真输入信源的频谱

在产生硬件协仿真模块之前,先调用 xilinx 库中的 Resource Estimator 进行资源评估,如表 1 所示。系统设计需要使用较多的乘法器和加法器等模块,资源利用比较高。所以本次设计的目标板选择用了 virtex-5 xc5x110t 开发板,它具有丰富的 slice 和 DSP48 资源,能很好满足设计的要求。在 System Generator 中产生硬件系统仿真模块并将其接上信源及输出示波器,将目标板通过 JTAG 口连接好并

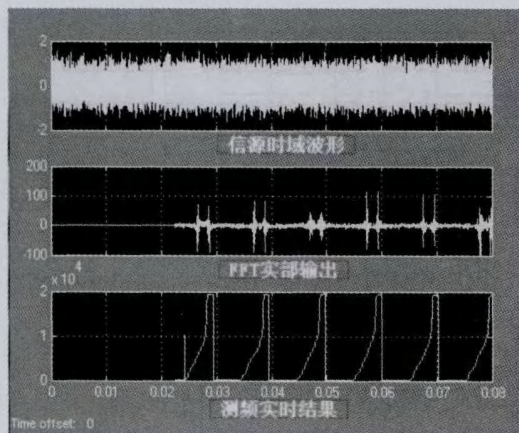


图7 硬件协仿真的结果

5 结束语

本文利用 System Generator 快速实现了一种测频算法,并结合算法的实现介绍了基于 System Generator 的设计方法.硬件的实现符合仿真的结果,验证了设计的正确性和可行性.本次设计都是基于 Simulink 图形化的设计方式,可以大大缩短设计的周期.实现的测频算法只需后续的稍加优化就可作为子模块嵌入大型的系统中.

参考文献:

- [1] 朱庆厚. 通信侦察中信号的搜索与截获[J]. 电子对抗, 2005(5): 11-15.

- [2] Xilinx, Inc. System Generator for Dsp Reference Guide, Release 12.3 [R]. 2010.
- [3] 冯祥,梁伟洋. 数字调制通信信号载波频率估计算法[J]. 电讯技术, 2006, (1): 105-107.
- [4] Nandi A K, Azzouz E E. Automatic modulation recognition of communication signals [M]. Netherlands: Kluwer Academic Publishers, 1996: 77-94, 193-196.
- [5] 钱伟康,倪元鸿,谢凯年,等. 基于 Xilinx System Generator 的 PID 算法快速硬件实现[J]. 电子技术应用, 2011, 37(11): 48-51.
- [6] 纪志成,高春能. FPGA 数字信号处理设计教程——System Generator 入门与提高[M]. 西安:西安电子科技大学出版社, 2008.

作者简介:



冉小刚 男, (1990—), 硕士研究生. 研究方向为集成电路设计、软件无线电.



冯全源 男, (1963—), 博士生导师. 研究方向为智能信息处理、集成电路设计、RFID 技术、嵌入式系统、移动天线与智能天线系统、微波及毫米波技术、电磁兼容与环境电磁学、射频、微波器件及材料等.